

PDC CPU  
Prediction of Reliability of PDC CPU board

150

373-1

260

MIL-HDBK-217

Bellcore

가

(PDC) CPU

가

가

가

가

Abstract

To predict the reliability of electronic equipment including digital control systems, the data from MIL-HDBK217 and Bellcore TR-332 is used. But these data have some weakness that is old or based on inaccurate specification and environment condition. Each data shows different prediction results because each one has specific failure data and prediction methods. The reliability of Wolsong 1 PDC CPU board was evaluated with various data to identify effects of different data. The results were analyzed with experienced failure data and vendor data. Through the analysis, it was demonstrated that the predicted failure rate is sensitive to the selection of data and method.

1.

2001년 8월 현재, 우리나라에서는 16기의 원자력발전소가 운전 중이며, 4기의 원자력발전소가 추가로 건설 중에 있다. 현재 운전중인 16기의 원자력발전소 가운데 가압경수로(PWR)형인 고리, 영광, 울진의 12기는 아날로그 기반의 계측제어시스템이 적용되어 있고, 월성의 가압중수로(CANDU)형 4기는 디지털 기반의 계측제어시스템이 적용되어 있다. 따라서 운전 이력이 있는 가압중수로형인 월성원자력발전소의 디지털 기반의 계측제어시스템을 그 분석대상으로 하였

다. 월성에는 현재 4기의 가압중수로형 원자력발전소가 가동중이나, 이들 중 1호기는 1983년 4월에 상업운전을 시작하여 나름대로 충분한 운전이력을 가지고 있지만, 2, 3, 4호기는 각각 1997년 7월, 1998년 7월, 1999년 10월에 운전을 시작하여 아직은 충분한 운전이력을 확보하지 못하고 있는 것으로 판단된다. 이에 따라, 월성원자력발전소 1호기의 계측제어계통을 분석대상으로 선정하였다. 월성 1호기에서 디지털 계측제어계통은 발전소의 제어 및 운전과 관련된 DCC(Digital Control Computer)와 발전소 보호와 관련된 PDC(Programmable Digital Comparator)로 이루어진다 [1]. PDC는 안전계통인 원자로 정지계통을 구성하고, 크기도 분석에 적당하여 시험 적용 대상으로 결정하였다.

## 2. PDC

원자력발전소와 같은 CANDU형 원자로는 SDS #1과 SDS #2의 두 개의 정지 계통을 가지고 있으며, 이 두 개의 원자로정지계통은 서로 물리적, 기능적으로 독립되어 있다. SDS #1은 제어봉을 낙하하여 원자로를 정지시키며, SDS #2는 고압의 중성자 흡수 화학물질을 주입하여 미임계를 달성한다. 이 두 개의 원자로정지계통은 각각 3개씩의 채널 (SDS #1의 경우, D, E, F, SDS #2의 경우는 G, H, J)로 이루어지는데, 2-out-of-3 logic에 의해 원자로를 정지를 결정한다. 여기서 하나의 채널은 2개의 PDC(Programmable Digital Comparator)로 이루어지는데, 이 하나의 채널에 존재하는 두 PDC는 동일한 하드웨어로 구성되지만, 서로 다른 기능을 수행한다. 즉, 전체적으로는 6개의 채널에 각 채널 당 2개의 PDC로, 총 12대의 PDC로 구성되어 있다. 그림 2.1은 PDC의 구성을 나타낸다. 각각의 PDC는 원자로의 출력, 프로세서 신호 및 conditioning 신호를 감시하여 panel 계측기에 출력 및 트립 설정치를 보내고, 외부 경보회로 및 트립 로직 회로에 트립 신호를 제공하는 기능을 수행한다. PDC 하드웨어는 Data General사 제품의 MP/100 CPU 모델의 소형 컴퓨터로써, 각각의 PDC는 그림에서 볼 수 있는 바와 같이 12개의 주요 보드들로 구성되어 있다. 이 12개의 주요 보드들은 CPU(Central Processing Unit), RAM(Random Access Memory), PROM(Programmable Read Only Memory), IOC(Input Output Controller), SS DO (Solid State Digital Output), RY DO(Relay Digital Output), AI(Analog Input), DI(Digital Input), AO(Analog Output), ADC(Analog-to-Digital Converter), CPU P/S(CPU Power Supply), IOC P/S(IOC Power Supply)이다. 그림 2.2는 CPU 보드의 실물 사진이다. CPU 보드는 수많은 집적회로(Integrated Circuit, IC)와 저항, 콘덴서, 다이오드, 트랜지스터 등의 조합으로 이루어져 있다. CPU 보드에 대한 도면을 분석하여 보드 내의 전자부품들에 대한 목록을 작성하였다. 그리고 각 부품들의 고유번호를 통해 확인한 각각의 집적회로 및 기타 전자부품들에 대한 상세한 정보는 Data General사의 전자부품 관련 자료집을 통하여 수집하였다[2]. 표 2.1 은 CPU 보드의 구성 부품들을 나타낸다.

## 3. PDC CPU 가

### 3.1

데이터(고장자료)의 종류와 예측방법에 따른 신뢰도 영향을 분석하기 위하여 CPU 보드의 신뢰도를 일반적으로 널리 사용하고 있는 다음의 3가지 데이터와 방법으로 평가하였다.

- MIL-HDBK-217F[3]

- Bellcore Issue 6[4]

- RAC databook(EPRD)[5]

MIL\_HDBK-217FN2 와 Bellcore Issue 6 에 의한 부품의 고장율과 보드의 신뢰도 계산은 Relex Software Corporation 의 Relex Reliability Software version 7.2 로 수행하였다[6]. RAC에 의한 부품의 고장 자료는 Electornic Part Reliability Data 책을 이용하였다.

### 3.2

CPU 가 . 0476  
 가 74LS74 , Dual D-Type Positive-Edge-Triggered Flip-Flop with Preset and Clear,  
 . 가 MIL-HDBK-217FN2 가  
 ,  
 $0.03582 \times 10^{-6} \text{ hr}^{-1}$  . 가 .

- Technology : LSTTL (Low-power Shottky Transistor-Transistor Logic)
- Number of Gates : 8
- Learning : Established (more than 2 years)
- Quality Factor : 10 (default value when unknown)
- Package : Nonhermetic: DIPs, PGA, SMT (default value when unknown)
- Pins : 14
- Power Dissipation : 0.02W
- Thermal Resistance : 28( /W, default value when unknown)

Bellcore Issue 6 . Method I case 1  
 가 ,  
 $0.06290 \times 10^{-6} \text{ hr}^{-1}$  . 가

- Technology Type : Bipolar
- Quality Level : Level I (default value when unknown)
- Number of Gates : 8
- Package Type : Nonhermetic

RAC Databook . RAC Databook MIL-HDBK-217F Bellcore Issue 6

, RAC Databook  
 가 RAC Databook

74LS74 , SN74LS74N, 74LS175, SN74LS377N, SN74LS379N  
 $0.09067 \times 10^{-6} \text{ hr}^{-1}$  .

- RAC Databook : IC, Plastic, Flip-Flop, D, LSTTL

3.3 CPU 가

3.2 가 , CPU 가 가  
 가

$$\lambda_{board} = \lambda_1 + \lambda_2 + \lambda_3 + \dots + \lambda_n$$

3.1

CPU

#### 4. PDC CPU

CPU

- : 16 8 (1983 4 22 ~ 1999 12 31 ) = 50 over 3 yr  
 - = { } / { x 50 /3 yr x 365 x 24 hr/yr} x 10<sup>-6</sup> [failures/10<sup>6</sup>hr]

가

27 CPU

가

MIL-HDBK-217F

5.11 x

10<sup>-6</sup> hr<sup>-1</sup>, Bellcore Issure 6

2.71 x 10<sup>-6</sup> hr<sup>-1</sup>, RAC Databook

3.66 x 10<sup>-6</sup> hr<sup>-1</sup>

가 CPU

16.27 x 10<sup>-6</sup> hr<sup>-1</sup> 가 가

Data Genearl MIL-HDBK-217C

, 90.0 x 10<sup>-6</sup> hr<sup>-1</sup>.

[1]. 4.1

가 가

가

가 가

가

가

MIL Handbook

가

217C 217FN2

74LS74

74LS74

Bellcore 6 MIL-HDBK-217FN2

, Bellcore

가 Bellcore

BURN-IN

1

4.1

Bellcore 6

MIL-HDBK-217FN2

I,II,III

1,2,3,L1,L2,L3,L4

MIL-HDBK-217FN2

Bellcore

III

4.2

4.3

burn-in

50°C

2, burn-in 30°C

1

가

1

12

가

Bellcore

MIL-HDBK-217

가

, burn-in

MIL-HDBK-217

가

Bellcore

burn-in

Bellcore

5.

PDC CPU

Bellcore issue 6, MIL-HDBL-217FN2, RAC

가

가

burn-in

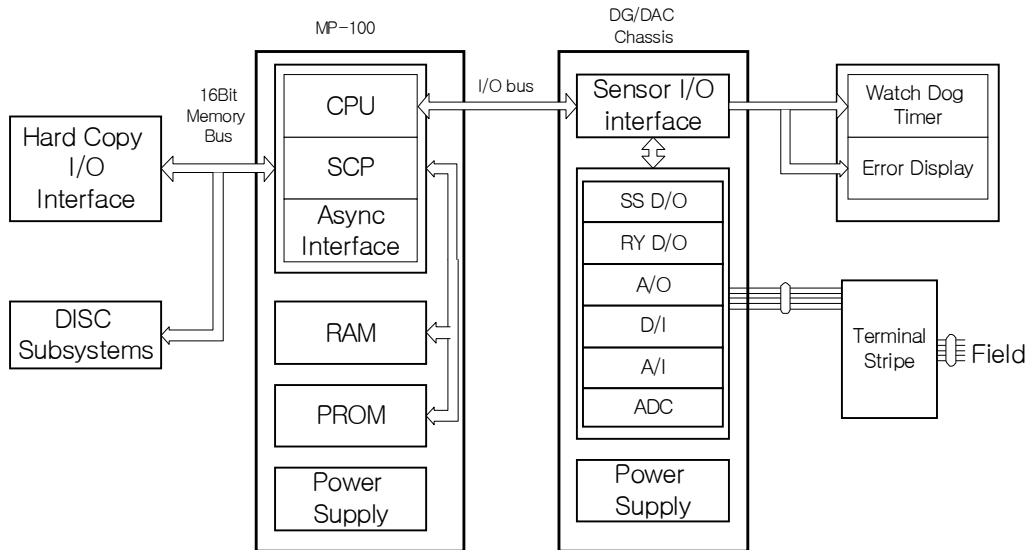
Bellcore

MIL-HDBK-217

가

6.

- [1] Design Manual, DM-59-68300.1 Wolsung nuclear power plant Shutdown system #2, 1982
- [2] Data General S/P list
- [3] MIL-HDBK-217, "Reliability Prediction of Electronic Equipment", version F, DOD, USA, 1991
- [4] Bellcore Technical Ref. TR-TSY-000332, "Reliability prediction procedure for electronic equipment" issue 6, 1997
- [5] RAC, EDRD-97
- [6] Relex 7 Reference manual



21. PDC

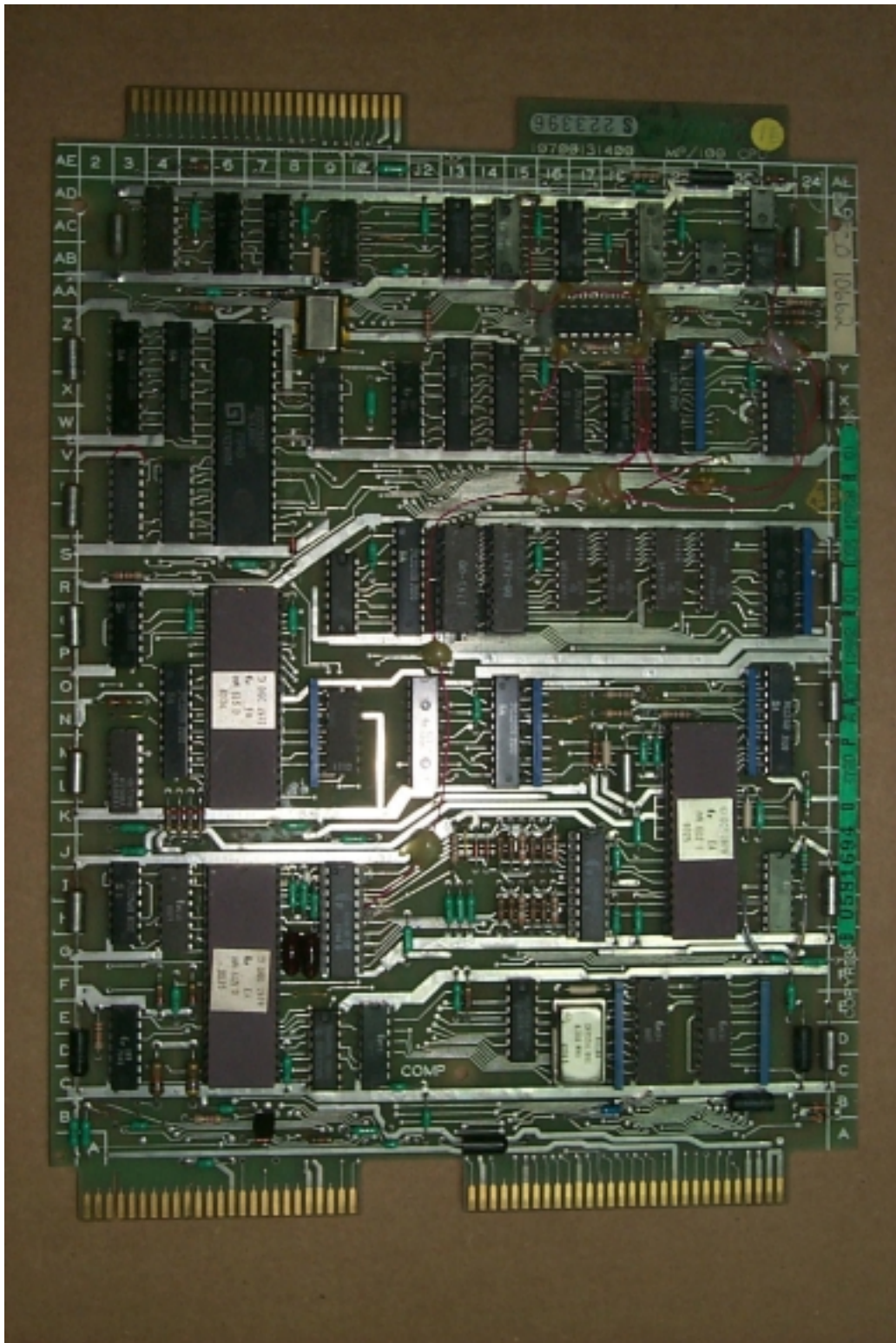


그림 2.2 PDC CPU 보드 실물 사진

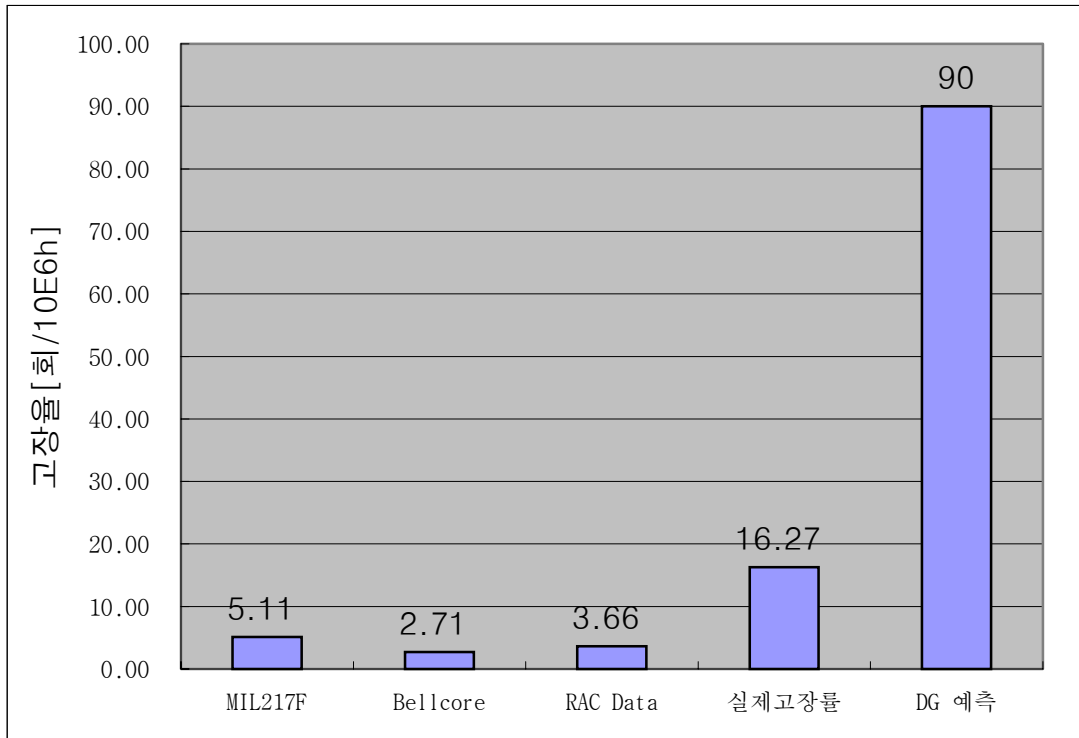
IC No.			
0089	74S08	Quad 2-input AND Gate	2
0116	7437	quad 2-input positive NAND gate	2
0133	SN7406N	Hex Inverter	1
0203	74S133	13-input Positive-NAND Gate	1
0475	74LS257	Quad 2-line-To-1-line data selector/multiplexer	1
0476	74LS74	Dual D-type positive-edge-triggered Flip-Flop	5
0545	MC1489AL	Quad line receiver	1
0546	MC1488L	Quad MDTL Line Driver	1
0576	74LS04	Hex Inverter	2
0594	74LS175	Quad D Flip-Flop with Clear	1
0602	mN602	16-bit Microprocessor	1
0613	mN613	I/O Controller	2
0625	mN625	IC Buss Driver Series 1 SV	2
0627	mN627	MIC Buss Driver Series 3	1
0629	mN629	CPU I/O Transceiver	1
0633	mN633	Octal Driver	2
0634	mN634	Octal Memory Transceiver	2
0636	mN636	IOC I/O Transceiver	1
0640	mN640	CPU/IOC Clock Driver	1
0795	MOS 4702	Programmable Bit Rate Generator	1
0799	74LS00	Quad 2-input Positive-NAND	1
0900	74LS136	Quad 2-input XOR Gate	1
1045	74S30	8-input NAND Gate	1
1046	SN74LS373N	Octal D-Type Transparent Latch	1
1060	SN74LS189J	64 bit RAM	4
1075	SN74LS241N	Octal D-type edge-triggered Flip-Flop	1
1080	74LS240	Outset Buffer And Line Driver	6
1081	SN74LS138	Decoder/Demultiplexer	1
1152	SN74LS32N	Quad 2-input OR Gate	2
1253	SN74LS244N	Octal Buffer and Line Driver	1
1684		asynchronous receiver / transmitter	1
1791	-	PROM 1 MN 602 MODT	1
1792	-	PROM 2 MN 602 MODT	1
1830	IM5600CPE	PROM made from 100-140	1
-	Clock Osc.	8.333MHz Clock Osc.	1
-	-	Resistors	43
-	-	Capacitors	73
Etc.	-	-	1

## 2.1 CPU

IC No.									
	MIL217 F	Bellcore	RAC Data		MIL217 FN2	Bellcore 6	RAC Data		
0089	0.036	0.062	0.009	2	0.07	0.12	0.02	-	-
0116	0.040	0.068	0.091	2	0.08	0.14	0.18		
0133	0.035	0.063	0.105	1	0.04	0.06	0.11	-	-
0203	0.040	0.062	0.036	1	0.04	0.06	0.04	-	-
0475	0.041	0.068	0.061	1	0.04	0.07	0.06	-	-
0476	0.036	0.063	0.091	5	0.18	0.31	0.45	-	-
0576	0.036	0.063	0.086	2	0.07	0.13	0.17	-	-
0594	0.041	0.064	0.091	1	0.04	0.06	0.09	-	-
0602	2.665	0.045	0.220	1	2.66	0.05	0.22	-	-
0613	0.163	0.047	0.002	2	0.33	0.09	0.00	-	-
0629	0.086	0.046	0.070	1	0.09	0.05	0.07	1.50	10.273
0633	0.101	0.044	0.032	2	0.20	0.09	0.06	-	-
0634	0.086	0.046	0.070	2	0.17	0.09	0.14	0.08	0.29
0636	0.086	0.046	0.070	1	0.09	0.05	0.07	-	-
0640	0.076	0.044	0.032	1	0.08	0.04	0.03	-	-
0799	0.036	0.062	0.100	1	0.04	0.06	0.10	-	-
0900	0.036	0.062	0.074	1	0.04	0.06	0.07	-	-
1045	0.035	0.062	0.036	1	0.04	0.06	0.04	-	-
1046	0.050	0.066	0.082	1	0.05	0.07	0.08	-	-
1075	0.050	0.068	0.076	1	0.05	0.07	0.08	-	-
1080	0.050	0.063	0.076	6	0.30	0.38	0.45	-	-
1081	0.041	0.068	0.126	1	0.04	0.07	0.13	-	-
1152	0.036	0.062	0.007	2	0.07	0.12	0.01	-	-
1253	0.050	0.063	0.076	1	0.05	0.06	0.08	-	-
resistor	0.003	0.003	0.009	43	0.11	0.13	0.37	-	-
capacitor	0.002	0.003	0.007	73	0.16	0.22	0.53	-	-
Etc.	-	-	-	1	-	-	-	0.67	4.57
Total					5.11	2.71	3.66		16.27

3.1 PDC CPU





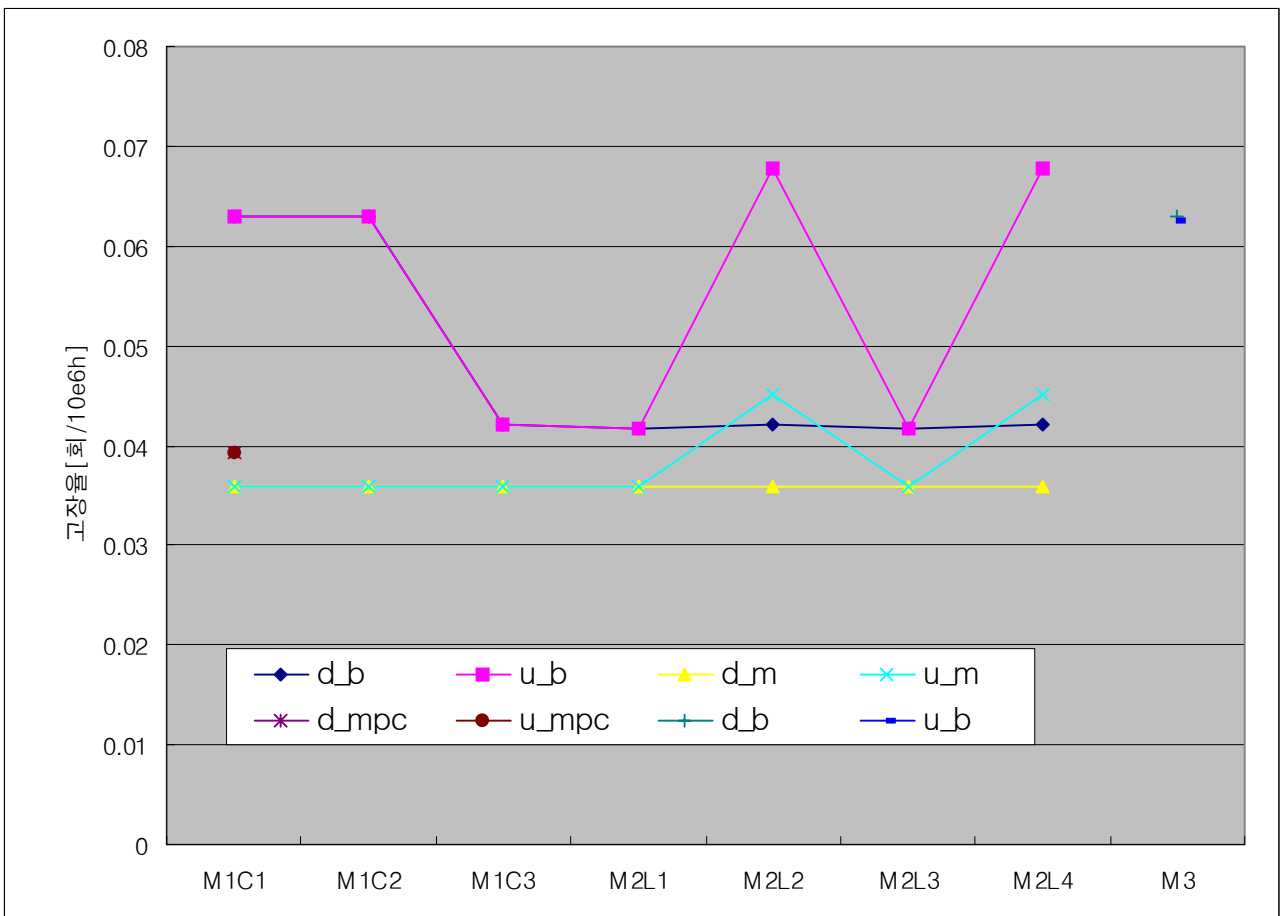
#### 4.1 PDC CPU

데이터	Bellcore 방법	설명					
		Burn-in				Lab. test	
		Unit	Device	Temp.	Load	Device	Unit
Bellcore 217FN2	Method I Case 1(M1C1)	≤1h	No	@40℃	@50%	NA	NA
	Method I Case 2(M1C2)	>1h	No	@40℃	@50%	NA	NA
	Method I Case 3(M1C3)	All	All	All	All	NA	NA
	Method II Case L1(M2L1)	NA	No	All	All	Yes	NA
	Method II Case L2(M2L2)	No	No	All	All	No	Yes
	Method II Case L3(M2L3)	NA	Yes	All	All	Yes	NA
	Method II Case L4(M2L4)	Yes	Yes	All	All	No	Yes
Part Count FN2	Method I Case 1(M1C1)						
Bellcore	Method III						

표 4.1 방법 조합

case	Bellcore		MIL-Part Stress		MIL-PartCount		Bellcore-M3	
	device	unit	device	unit	device	unit	device	unit
M1C1	0.062902	0.062902	0.035828	0.035828	0.039246	0.039245		
M1C2	0.062902	0.062902	0.035828	0.035828				
M1C3	0.042095	0.042095	0.035828	0.035828				
M2L1	0.041741	0.041741	0.035812	0.035812				
M2L2	0.042095	0.067709	0.035828	0.045154				
M2L3	0.041796	0.041796	0.035815	0.035815				
M2L4	0.042095	0.067806	0.035828	0.045198				
M3							0.062902	0.062614

4.2 74LS74



4.3 74LS74