

2002 추계학술발표회 논문집
한국원자력학회

**시뮬레이션과 실증시험에 의한 디지털 원자로 보호시스템의
트립 알고리즘 설계**
**Design of Trip Algorithms through Simulations and
Prototype Tests for the Digital Reactor Protection System**

◦ 김정희 · 신현국 · 박정식 · 장훈선 · 김항배

Jeong-Heui Kim · Hyun-Kook Shin · Jung-Sik Park · Hoon-Seon Chang · Hang-Bae Kim

한국전력기술주식회사

요 약

공통유형고장을 배제하기 위해 이기종 이중화 구조의 개선된 디지털 원자로 보호시스템(ADRPS)을 개발하였다. 발전소의 중요 안전 변수가 안전 제한치를 초과할 때 원자로의 자동정지와 안전을 지키기 위해 매우 중요한 역할을 하는 트립 알고리즘의 설계는 매우 중요하다. 본 연구에서는 계통설계의 개발단계에서 디지털 원자로 보호시스템의 트립 기능에 대한 분석을 MatLab 시뮬레이션 툴에 의해 수행 하였다. 그리고 시뮬레이션 결과를 바탕으로 실제 사용 가능한 트립 알고리즘 소프트웨어를 C언어로 개발하였다. 개발된 트립 알고리즘은 ADRPS 프로토타입에 적용되었다. 트립 알고리즘의 운전성능이 시뮬레이션과 프로토타입 시험에 의해 검증되었으며, 시험결과는 설계된 트립 알고리즘이 기능요건에 따라 정확하게 동작하고 있음을 보여주었다.

Abstract

The Advanced Digital Reactor Protection System (ADRPS) with diverse & dual processors to prevent Common Mode Failure(CMF) has been developed. Correct design of trip algorithm is very important since trip algorithms play critical role in securing the reactor safety when the major plant operating parameters exceed the safety limits. In this work, the trip function analysis of ADRPS has been performed with Matlab software tool in the system design stage of the development. Based on the simulation result, the trip actuation logic software has been developed using C language. The application software has been loaded on the prototype of ADRPS. The performance of trip algorithm has been verified by simulations and prototype tests. The results show that designed trip algorithms operate in accordance with the functional requirements.

1. 서론

원자력 발전은 1950년대 중반에 처음으로 도입된 이래 지속적으로 성장하여, 현재는 전 세계적으로 440여기의 원자력 발전소가 전체 전력생산의 약 16%를 담당하고 있다. 원자력 발전소는 안전성을 최우선으로 하는 복잡한 대규모 시스템으로 원자로 보호계통은 원자로 설비에 필수적인 부분이다. 최근 전기, 전자 및 컴퓨터 산업의 급속한 발달로 기존의 아날로그 보호계통에 사용하던 기기 및 릴레이는 생산 감소 및 중단이 되고 있다. 따라서 아날로그 보호계통의 노후로 인하여 원자로 보호계통에 대한 기기교체가 중요한 문제로 대두되고 있다. 이에 따라 여러 선진 각국에서는 기존 원자로 보호계통을 디지털 기술로 대체 적용하기 위한 연구가 활발히 진행되고 있다[1]. 원자력발전소의 디지털 계측제어계통에서 소프트웨어의 역할이 증가함에 따라 공통유형고장의 가능성이 중요한 관심사항이 되고 있다. 디지털 기술의 핵심인 소프트웨어는 프로그래머가 작성하기 때문에 개인의 특성과 능력에 따라 생산되는 소프트웨어의 품질을 규격화하기가 어렵다. 그리고 프로그래머의 오류나 실수가 생산된 소프트웨어에 존재할 가능성이 있게 된다. 이렇게 발생된 오류나 잘못된 소프트웨어가 운전 중 계통의 동일한 다중하부계통에서 어느 순간 동시에 발생된다면, 계통 전체가 오동작으로 인한 기능 상실 상태가 되는 것이다. 따라서, 이러한 소프트웨어의 오류는 하드웨어의 다중성을 파괴하는 공통유형고장을 초래할 수 있다.

최근 소프트웨어 관련 논문과 시험통계자료를 분석해 보면, 소프트웨어를 작성하기 위해 필요한 기능요건명세서 단계에서 가장 많은 오류가 발생된다고 주장하고 있다. 따라서 디지털 시스템 설계를 단순히 설계하고 소프트웨어를 개발한다면 수많은 시행착오와 오류가 발생할 것으로 판단된다.

이러한 오류가 없는 고신뢰도 디지털 원자로 보호계통을 개발하기위해 이기종 이중화 프로세서 구조의 디지털 시스템을 개발하였다.

본 논문에서는 개선된 디지털 원자로 보호계통의 트립 알고리즘 설계에 적용되었던 시뮬레이션 결과분석과 프로토타입 제작 실험을 통한 오류 최소화 방법에 대하여 소개 한다

2. 디지털 보호계통의 구성 및 특성

개발되는 디지털 원자로 보호계통(Digital Reactor Protection System)은 그림 1과 같이 4개의 다중채널(A, B, C, D)로 구성된다. 각 채널은 이기종 이중화된 비교논리 프로세서(Bistable Processor)와 동시논리 프로세서(Local Coincidence Logic Processor)가 핵심 트립 시스템을 구성하며, 그 외에 계통연계 프로세서(System Interface Processor), 원자로 트립 및 공학적안전설비작동계통 개시회로(RT and ESFAS Initiation Logic), 보수 시험반(Maintenance and Test Panel) 그리고 운전원 모듈(Operator Module)로 구성된다.

각 채널의 비교논리 프로세서는 공정으로부터 독립적인 측정값을 받으며, 공정변수마다 미리 지정된 트립설정치와 비교함으로써 트립상태를 결정한다. 비교논리 프로세서의 트립상태는 데이터링크를 경유하여 동일 채널 및 타 채널의 동시논리 프로세서에 주기적으로 전송된다. 다중 채널간 고속데이터링크의 전송경로는 독립성과 격리성을 고려하여 광섬유 케이블이 사용된다.

동시논리 프로세서는 트립변수마다 독립적인 2/4 동시논리를 갖고 있어, 4개 채널 중 2개 채널에서 트립 상태가 발생하면 원자로 정지 및 공학적 안전설비 작동계통의 동작을 위해

개시회로로 트립신호를 보낸다. 한편 2/4 동시논리는 채널시험 및 보수시 운전원 요구에 의해 2/3 동시논리로 변환된다.

보수시험반은 계통의 운전상태를 표시하고, 트립채널 우회 및 시험을 수행하는데 사용되며, 계통연계 프로세서는 계통의 운전상태를 감시하고, 자동시험을 수행하며, 채널 내부의 프로세서 및 타 계통과의 데이터통신을 수행한다. 한편, 주제어반에 설치되는 운전원 모듈은 운전원이 가변설정치 리셋 및 운전우회기능 등을 수행할 수 있도록 해준다.

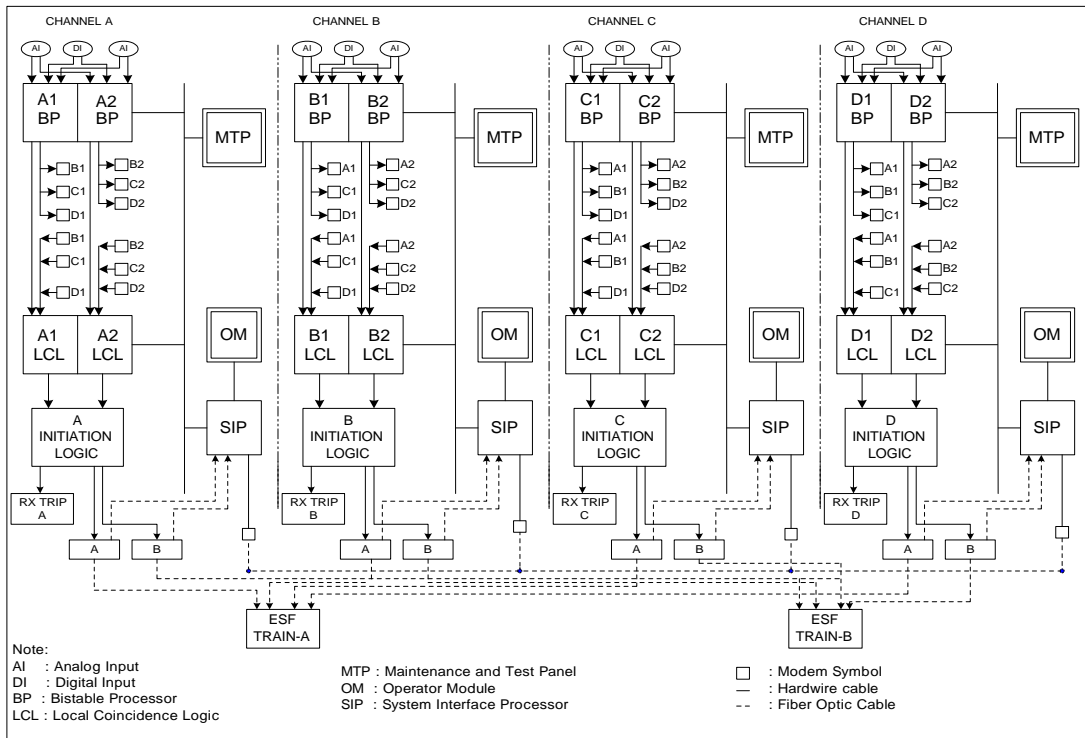


그림 1 개선된 디지털 원자로보호계통 기능 블록도

3. 트립 알고리즘

단일 채널의 소프트웨어는 크게 비교논리 소프트웨어, 동시논리 소프트웨어로 나누어진다. 비교논리 소프트웨어는 공정변수들을 측정하여 미리 지정된 설정치와 비교하고 트립상태를 결정하여 그 결과를 동시논리 프로세서로 전달한다. 동시논리 소프트웨어는 비교논리 프로세서에서 전달된 공정변수들에 대한 트립 상태를 종합하여 두 채널 이상의 결과가 트립인 경우 트립신호를 개시회로에 출력한다.

3.1 비교논리 프로세서 알고리즘

비교논리 프로세서 알고리즘은 측정되는 공정변수의 특성에 따라 수동리셋 가변설정치, 자동비율제한 가변설정치, 고정설정치, 디지털 입력처리의 설정치 비교방법에 의해 트립상태를 결정한다[2]. 예비트립(PreTrip) 및 트립(Trip)에 대한 설정치가 조정 가능하고 측정잡음

에 의한 영향을 고려하여 히스테리시스 조건을 포함하고 있다 [5]. 본 논문에서는 원자로 정지 기능 중 대표적인 가압기 저압력과 가변 과출력의 트립에 대한 알고리즘만 다루었다.

3.1.1 가압기 저압력 트립

가압기 저압력에 대한 트립목적은 핵비등 이탈을 트립을 보조하여 안전한계치에 접근하는 것을 방지하고, 냉각재 상실시에 공학적 안전설비 작동계통을 지원하기 위한 것이다. 측정된 가압기 압력이 상한 설정치(1,777 psia) 이하가 되면 원자로를 정지시키기 위하여 작동된다. 또한 가압기 저압력에 적용되는 중요 기능은 발전소 정지 및 냉각시에는 운전원이 수동으로 일정시간(10초) 후에 트립설정치에서 400 psia를 낮출 수 있는 수동리셋 가변설정치 설정방법과 정지후 발전소를 가동시키기 위하여 사용되는 운전우회(Operating Bypass)를 고려한다.

표 1. 가압기 저압력에 관한 트립조건

설정치 방식	비교 논리	운전 우회	트립설정치	예비트립 설정치
수동 리셋형	하강 트립	Yes	상한치 : +1,700 psia 하한치 : +300 psia 히스테리시스: +10 psia 400 psia dec/reset	트립설정치에 +100 psia 여유폭 400 psia dec/reset

3.1.2. 가변 과출력 트립

가변 과출력에 대한 트립목적은 제어봉 인출사고시 사고결과를 완화시키기 위한 공학적 안전설비 작동계통을 지원해 주기 위한 것이다. 설정치는 측정된 원자로 중성자속 출력의 변화율에 의해 결정되지만 최대값을 갖는 자동비율 제한방식에 의해 설정되고, 측정값이 설정치 이상이 되면 트립(상승트립)으로 결정한다.

표 2. 가변 과출력에 관한 트립조건

설정치 방식	비교 논리	운전 우회	트립설정치	예비트립 설정치
자동비율 제한형	상승 트립	No	상한치 : 109.2 % 하한치 : 60.0 % 히스테리시스: 10 % 제한상승비율: 11%/min	트립설정치에 -6% 여유폭

가변 과출력 트립설정치는 표 2의 트립조건에 따라 그림 2와 같이 설계되어야 한다

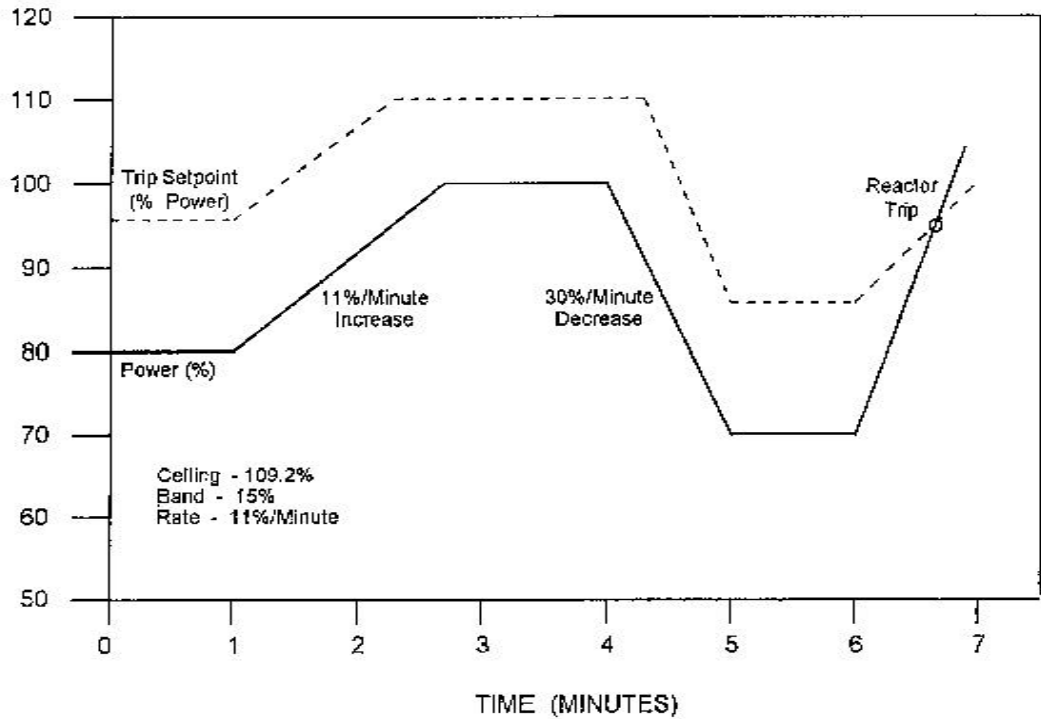


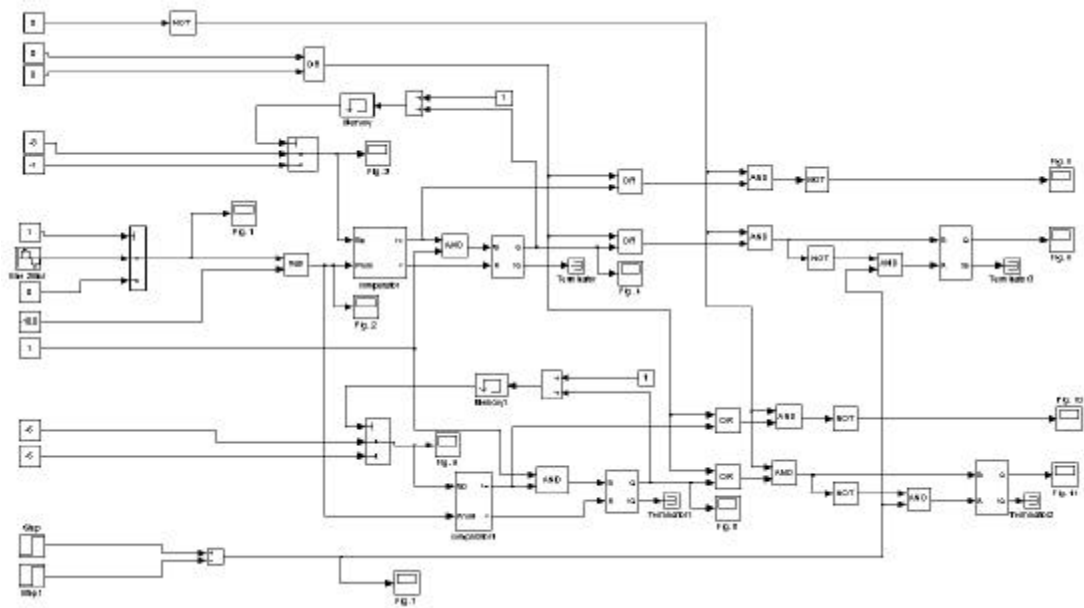
그림 2 자동 비율제한형 가변설정치 (가변 과출력 트립)

4. 시뮬레이션

디지털 보호계통의 트립알고리즘의 신뢰도를 높게 구현하기 위해 우선 트립모델을 구성하고 예상되는 결과를 도출하기 위해 소프트웨어 도구를 이용하여 알고리즘을 구현하였다. 사용된 도구는 MatLab (SIMULINK)이다.

4.1 가압기 저압력 비교논리

그림 3은 3 절의 가압기 저압력 트립 알고리즘에 따라 MatLab으로 구성한 트립 모델이다. 시뮬레이션은 비교논리 프로세서와 동시논리 프로세서의 기능을 모두 묘사하기 위해 그림과 같이 4 채널의 비교논리 프로세서와 한 채널의 동시논리 프로세서로 구성하여 표 1과 트립변수 조건에 맞게 시뮬레이션 모델을 구성하였다.



3. 가 트립 비교 논리 모델

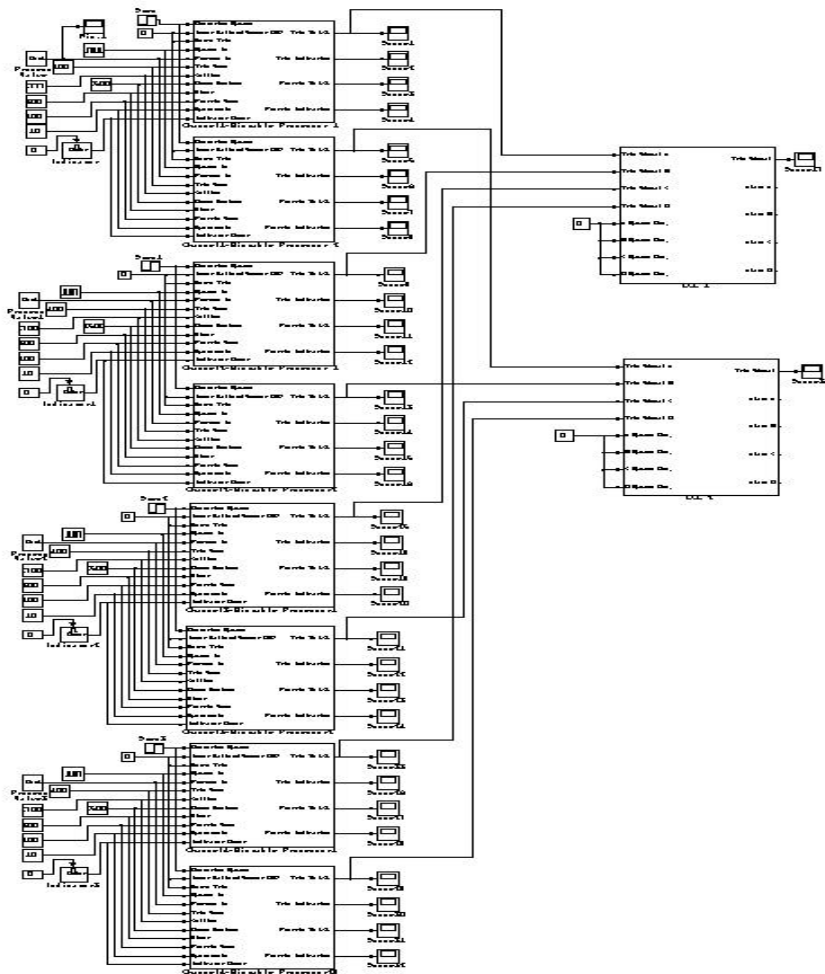


그림 4. 가압기 저압력 변수에 대한 시뮬레이션 블록도

4.2 가변 과출력 비교논리 시뮬레이션

가변 과출력 트립(Variable Overpower Trip)은 원자로 출력이 프로그램 설정값 이상으로 증가하거나 기설정된 최고값에 도달하면 원자로를 정지시킨다. 가변 과출력 설정치 회로는 공정 변수값(원자로 출력)과 설정치 사이에 항상 일정한 차이(Band)가 유지되도록 설계하되, 설정치가 상승하는 변화율(Rate) 및 최고값(Ceiling)을 제한하도록 설계하여야 한다. 따라서, 정상 운전시에는 비교논리에 입력되는 공정 변수값에 따라 설정치가 자동으로 증가하거나 감소하지만, 원자로 출력이 너무 빠른 비율로 증가할 경우에는 공정 변수값과 설정치의 차이가 영(0)으로 접근하게 되어 비교논리는 트립상태가 된다. 그림 5는 25 msec의 Sampling Time(T_s)을 갖는 공정 입력에 대해 정격 출력의 11%의 상승 비율과 15%의 밴드폭을 갖도록 하는 설정치를 생성하는 모델이다.

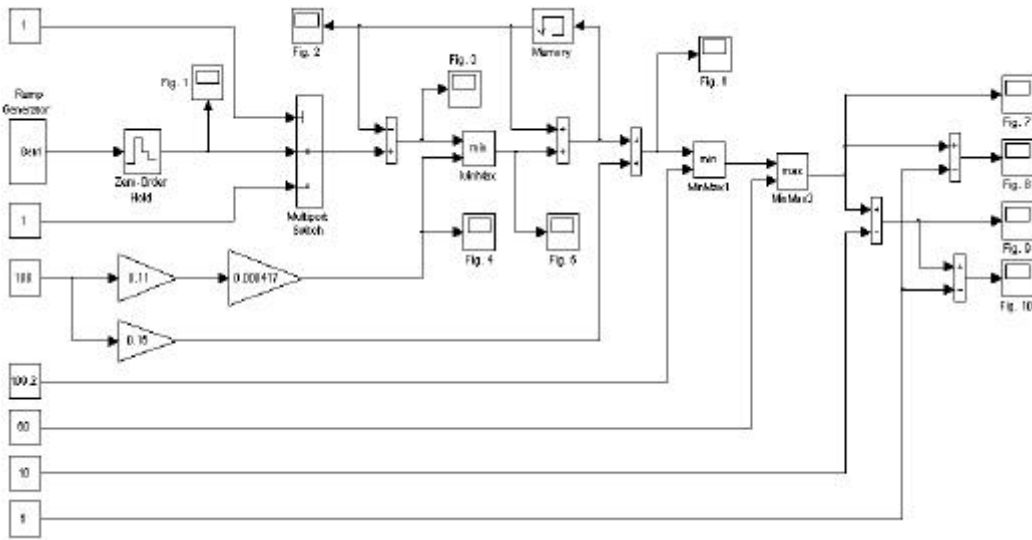


그림 5. 제한된 상승비율 설정치 설정에 대한 모델 (가변 과출력 비교논리 회로)

그림 5의 회로도에는 비교논리 알고리즘으로서 그림4와 같이 동시논리 알고리즘까지 포함한 시뮬레이션을 앞의 가압기 저압력처럼 가변과출력 트립 알고리즘에도 적용하였다.

4.3 시뮬레이션의 결과

MatLab을 이용한 가압기 저압력 및 가변 과출력의 트립 시뮬레이션 모델이 정확히 구현되었는지를 확인하기 위해 운전 상황을 고려한 입력값을 변화시켜 시뮬레이션 결과를 얻었다. 그림 6은 가압기 저압력 트립에 대한 시뮬레이션 결과이며 그림 7은 가변 과출력 트립에 대한 시뮬레이션 결과이다.

가압기 저압력 트립 알고리즘은 하강 트립의 특성을 갖고 있으며, 발전소 운전중 측정 원자로 내부의 압력이 설정치(1.777 psia)이하가 될 때 원자로를 트립시키는 알고리즘으로 비교적 단순하다. 그러나 원자로를 정상적으로 기동 또는 정지시키기 위해서는 운전원이 수동으로 트립설정치를 낮출 수 있다. 이러한 특성이 그림 6의 결과에 잘 나타내고 있다. 즉 운

전원의 리셋 시마다 400 psia씩 설정치가 낮아지고 있다. 또한 기동시에 트립 및 예비트립 설정치가 자동으로 복귀됨을 보여주고 있다.

그림 7의 가변 과출력 트립 시뮬레이션 결과도 변화하는 입력에 따라 가변 과출력 트립 기능 요건이 만족되고 있는지를 보여주고 있다. 가변 과출력의 트립은 제한 상승 비율 11%/분을 넘어야 트립 신호를 발생하도록 되어있다. 그림 7에서 원자로 출력이 변하여도 제한치를 넘지 않으면 트립이 일어나지 않고, 제한치를 넘은 60% 출력에서 100% 출력사이 출력 변화시에 트립이 일어남을 보여준다. 트립후에는 히스테리시스 값을 적용하여 10% 낮추었다가 트립 해제시에 다시 설정치가 원상복귀된다. 두개의 트립 알고리즘 시뮬레이션 결과는 트립요건을 정확히 만족하고 있음을 보여주고 있다.

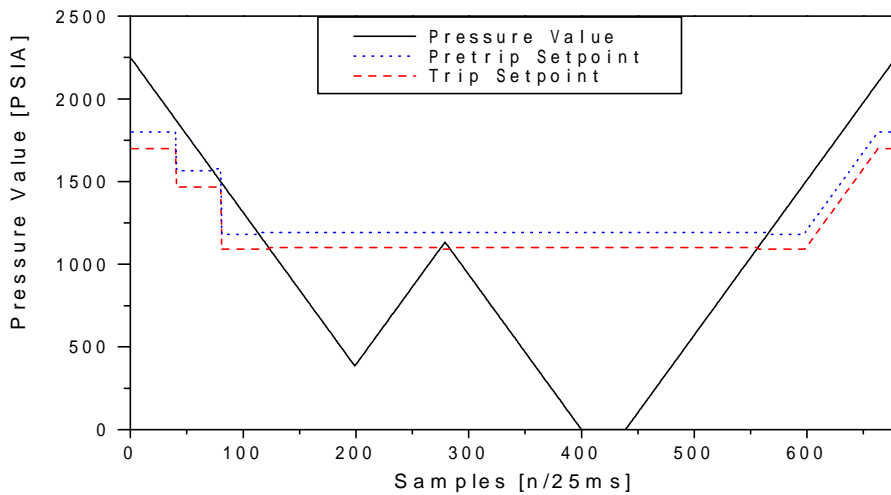


그림 6. 가압기 저압력에 대한 시뮬레이션 결과

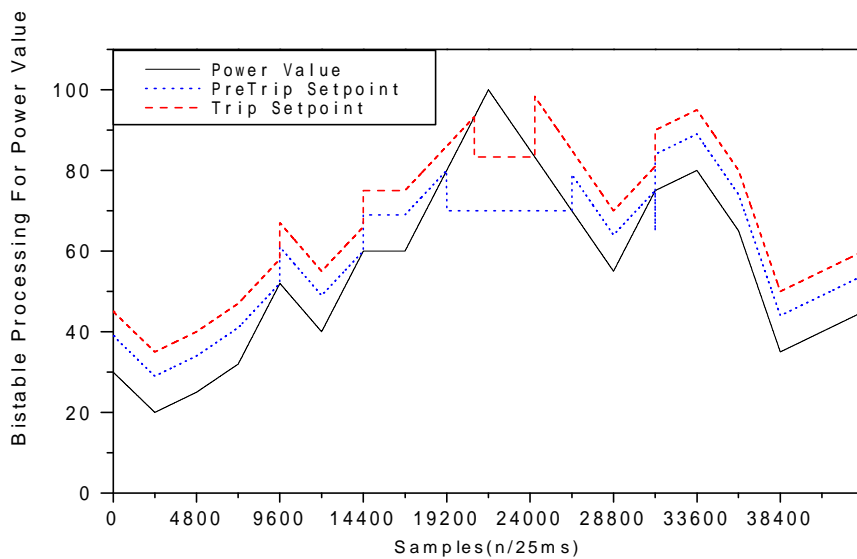


그림 7 가변 과출력에 대한 시뮬레이션 결과

5. 프로토타입 구성 및 실험

5.1 프로토타입 구성

고신뢰도의 트립알고리즘을 반영한 소프트웨어를 구현하기 위해 프로토타입을 그림 8의 사진과 같이 구성하였다. 사진에서 왼쪽은 발전소의 공정변수 신호를 모의 생성하는 신호발생 시뮬레이션 컴퓨터이며, 오른쪽은 개발된 디지털 보호계통의 한개 채널 디지털 보호계통 프로토타입이다. 프로토타입은 비교논리 프로세서, 동시논리 프로세서 그리고 보수시험반으로 구성되어 있다. 비교논리 프로세서와 동시논리 프로세서는 VMEbus 기반의 단일 보드 컴퓨터(Single Board Computer)로 구성되어 있다. 프로세서 모듈은 이기종으로 이중화되어 있어 디지털 시스템의 치명적 약점인 공통유형고장을 배제할 수 있도록 설계하였다. 프로세서 모듈 No.1은 모토로라 CPU로 구성되며, Vxworks 운영체제(OS)를 사용한다. 프로세서 모듈 No.2는 인텔 CPU에 QNX 운영체제를 사용하고 있다.



그림 8. 구성된 프로토타입

응용소프트웨어인 트립 알고리즘 소프트웨어는 운영체제의 영향이 적다. 본 실험에서는 QNX 운영체제의 프로세서에서 트립소프트웨어를 구현하고 특성을 분석하였다.

5.2 트립 소프트웨어의 설계

3절의 트립 알고리즘에 따라 비교논리 프로세서에 적재(Loading)할 소프트웨어를 C언어로 작성하였다. 가변 과출력에 관한 비교논리 알고리즘이 그림 9와 같이 작성되었고 가압기 저압력 비교논리 알고리즘의 프로그램 논리도가 그림 10과 같이 작성되었다.

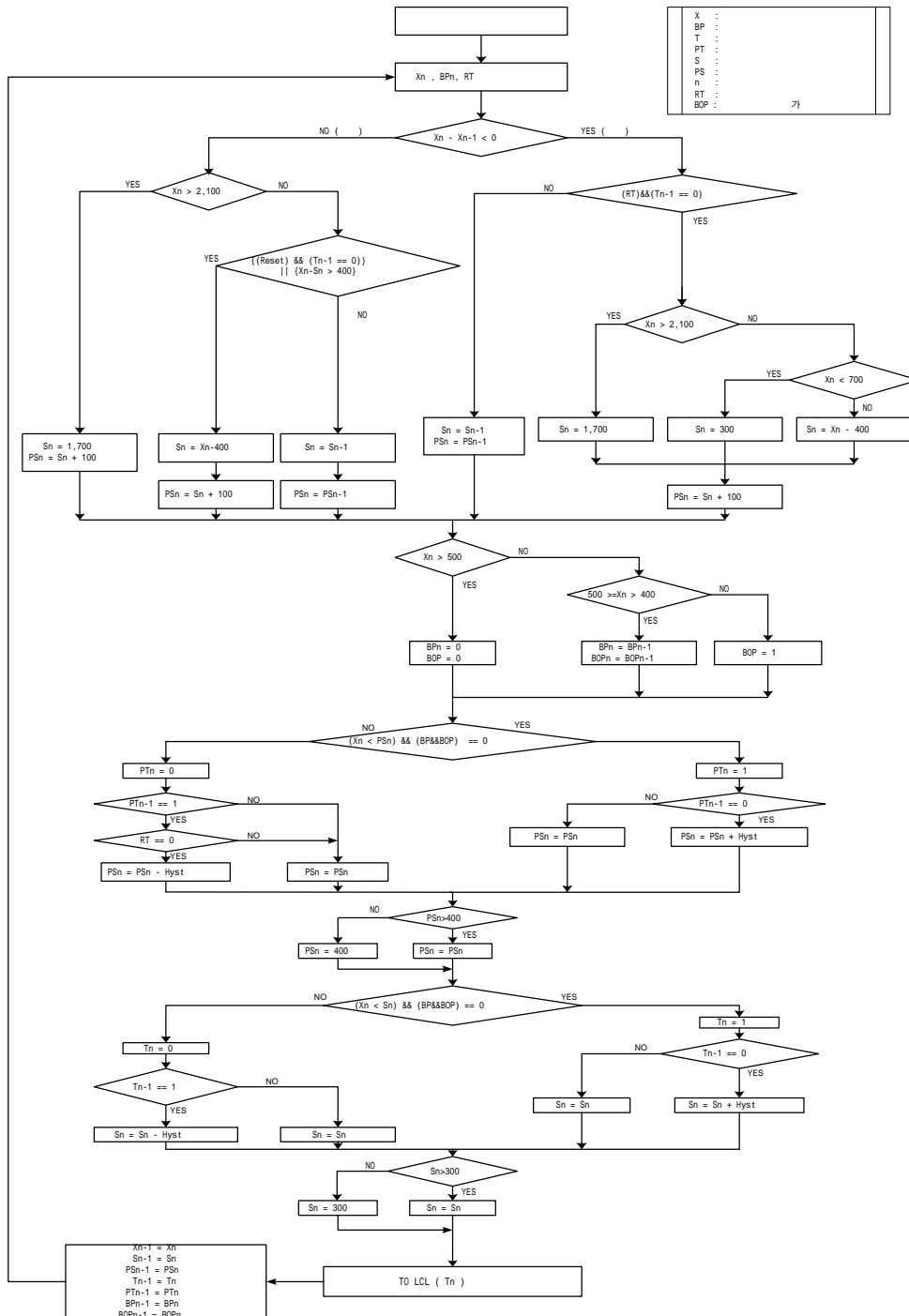


그림 9. 가압기 저압력 비교논리 알고리즘

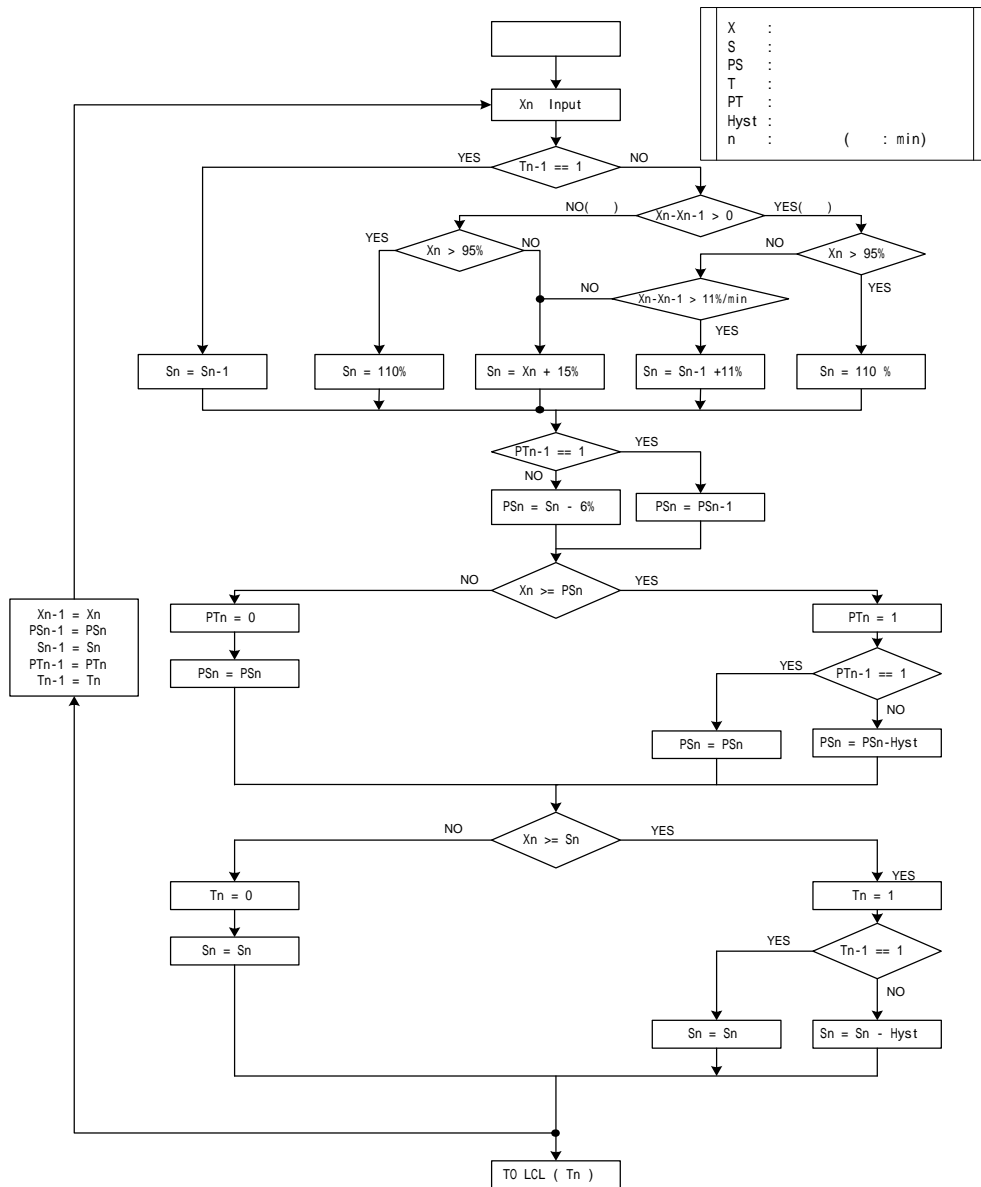


그림 10. 가변 과출력 비교논리 알고리즘

5.3 실험 및 결과

그림 11은 실험방법의 블록도이다. 신호 발생기에서는 시간에 따른 신호의 추이를 전압 단위로 500 msec마다 생성해 준다. 비교논리 프로세서에서는 비교논리 알고리즘과 시리얼 통신 알고리즘이 탑재되고, 동시논리 프로세서에는 동시논리 알고리즘과 시리얼 통신 알고리즘이 탑재되어 있다. 비교논리 프로세서에 탑재된 알고리즘의 전체 소요시간이 약 2.5초정도 걸려 신호 발생기로부터 생성된 신호를 AI 카드에서 입력값을 취득하여 알고리즘을 수행하였고, 공정변수 입력, 설정치, 그리고 운전우회 명령은 비교논리 프로세서에서 출력 결과이고, 예비 트립 및 트립 상태는 동시 논리 프로세서에서의 출력 결과이다. 그림에서 SI1은 이기종 이중화 프로세서의 No.1 시리얼 통신을 의미한다.

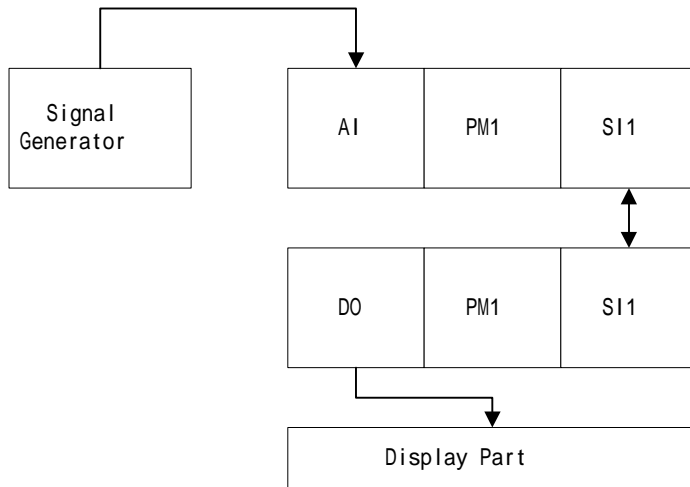


그림 11. 실험 방법 블록도

그림 12는 초기 기동시 운전원이 운전 우회 명령을 내리지 않을 때의 가압기 저압력에 대한 트립 실험 결과를 나타내고 있다. 동시논리 프로세서의 출력이 예비 트립 및 트립으로 판정됨을 알 수 있고 정상운전시 가압기 저압력이 하강하는 경우 운전원이 리셋시키지 않으면 예비트립 및 트립으로 판정되고, 트립이 된 이후에 설정치는 히스테리시스만큼 증가되어 유지되다가 트립이 해제되면 히스테리시스만큼 감소됨을 볼 수 있다. 아래의 트립상태는 운전우회를 시키지 않았을 때 기동시부터 트립 상태가 일어남을 보여준다. 물론 운전우회 스위치를 작동시키면, 기동시 트립은 일어나지 않는다.

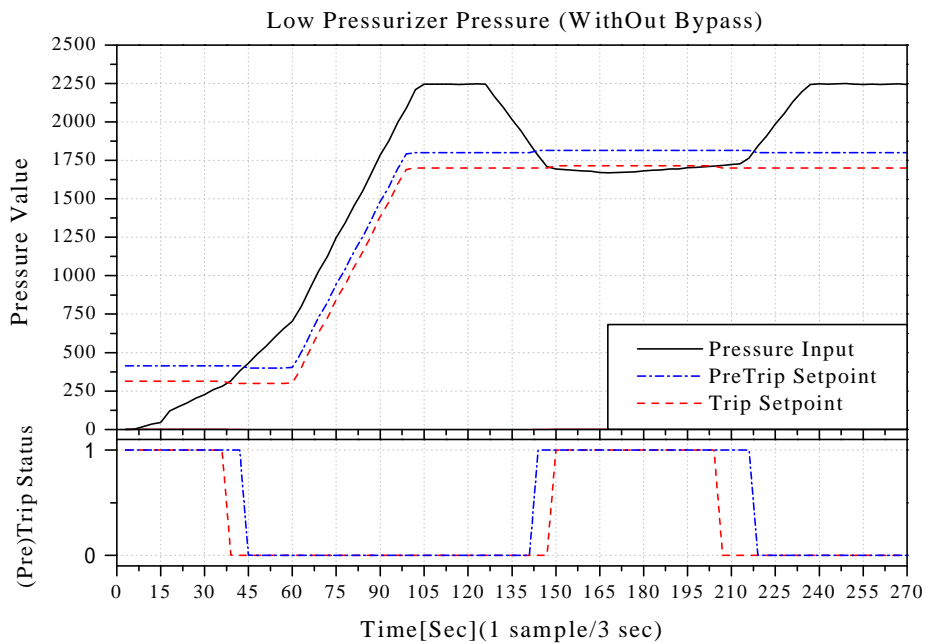


그림 12. 가압기 저압력 실험결과(1)

그림 13는 정상운전 중 가압기 압력치 하강시 운전원이 리셋 시켰을 때 그에 따른 설정치 변화 및 트립 상태를 나타낸 것이다. 운전원이 리셋시킬 때마다 현재 트립 설정치가 현재 측정치로부터 400 psia 만큼 저감되어 유지됨을 알 수 있다.

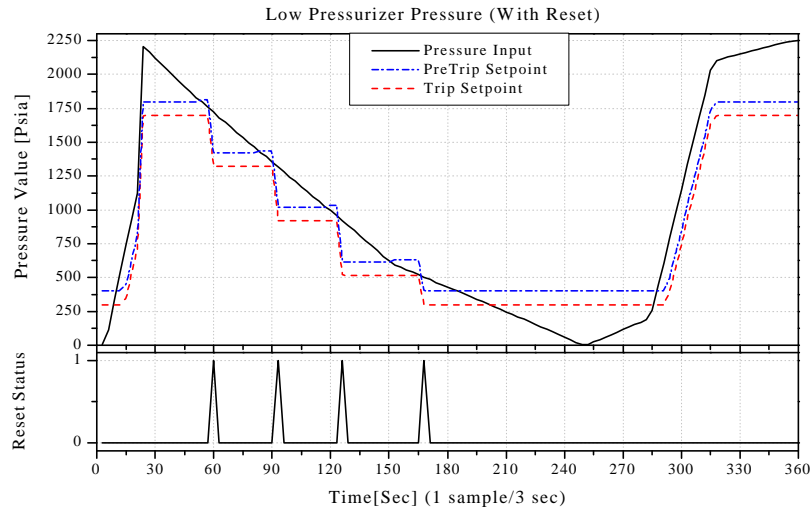


그림 13. 가압기 저압력 실험 결과(2)

그림 14는 가변 과출력에 대한 실험 결과를 나타내고 있다. 원자로 출력이 상승시 정격출력의 11%분 보다 크게 증가될 경우 트립이 일어남을 알 수 있다. 트립이 된 이후에는 출력값이 트립설정치보다 낮아지기 전까지 트립상태를 유지하며 트립이 해제되면 트립설정치는 다시 출력값에 따라 일정한 폭을 유지함을 알 수 있다. 그리고 최대 트립설정치가 정격출력의 110%로 제한되기 때문에 출력값이 110%보다 큰 경우에도 트립이 발생함을 보여주고 있다.

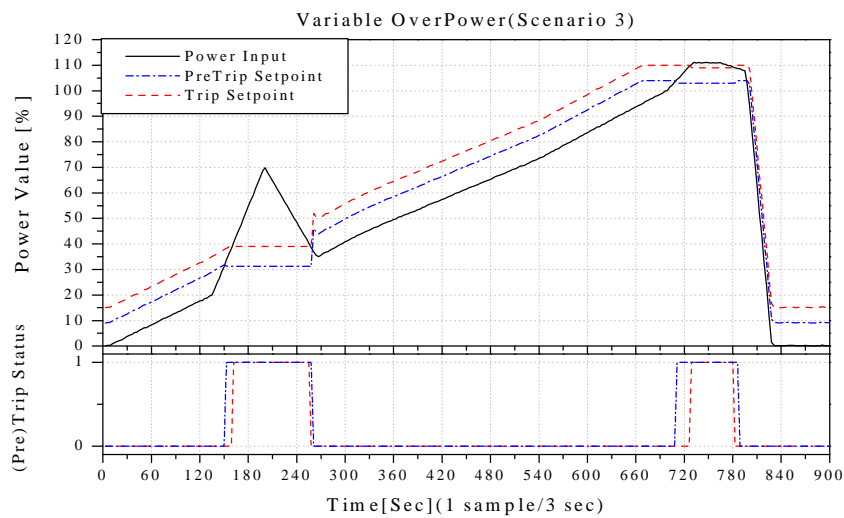


그림 14. 가변 과출력 실험 결과

6. 결 론

디지털 원자로 보호시스템의 트립 알고리즘을 정확도 및 신뢰도가 높은 소프트웨어로 구현하였다. 트립 알고리즘의 설계는 시뮬레이션 틀을 이용하여 모델을 개발한 후 프로토타입 제작을 통해 실제 소프트웨어를 개발하고 적용하였다. 시뮬레이션 결과와 프로토타입의 실험 결과가 모두 트립 요건을 만족하고 있으며, 원자로 기동 및 가동 정지시의 운전 관련 리셋 및 우회 기능이 정확히 설계되었다. 특히 시뮬레이션 특성과 프로토타입 실험 결과를 상호 비교분석 함으로서 트립 알고리즘의 결함을 쉽게 수정할 수 있었다.

이러한 트립 알고리즘 설계는 디지털 원자로 계통에서 가장 문제가 되고 있는 소프트웨어 오류 문제를 최소화 할 수 있으며, 이기종 이중화 프로세서 하드웨어구조와 함께 공통유형 고장을 막을 수 있다. 따라서 정확한 트립 알고리즘의 설계는 원자력 발전소의 안전성을 크게 향상 시킬 수 있을 것으로 판단된다.

알림

본 논문은 과기부가 지원하는 국가지정연구실 사업의 과제 수행으로 이루어졌습니다. 본 과제를 수행하는데 물심양면으로 지원하고 있는 과기부 및 KISTEP 관계자 여러분과 KOPEC 내의 관계자 여러분께 깊은 감사를 드립니다.

참고문헌

- [1] 신현국, “공통유형고장을 배제한 고신뢰도 디지털 원자로보호시스템 개발,” KOPEC, 9. 2000.
- [2] “국가지정연구실사업 디지털 원자로보호시스템 프로토타입 계통설계요건서”, KOPEC, 4. 2000.
- [3] 신현국, 남상구, 손세도, 장훈선, 유준 외 4 명, “디지털 원자로보호시스템 고신뢰도 소프트웨어 개발방법 연구”, 춘계학술발표회, 한국원자력학회, 2001.
- [4] 이육양, “C 프로그래머를 위한 시리얼 커뮤니케이션”, 가남사, 1990.
- [5] 신정훈, 윤석영, 유준, 장훈선, 신현국 “디지털 원자로 보호시스템의 트립 알고리즘 설계” 춘계 ICASE Vol. 1. May. 2001.